

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-052326

(43)Date of publication of application : 26.02.1999

(51)Int. Cl.

G02F 1/133

(21)Application number : 09-208150

(71)Applicant : SHARP CORP

(22)Date of filing : 01.08.1997

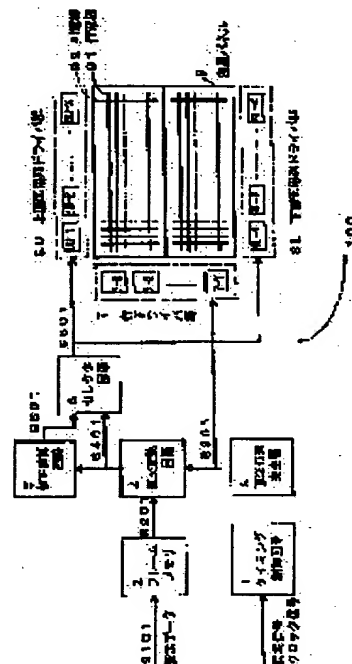
(72)Inventor : UENO SATOSHI
ANZAI NORIO
FURUKAWA HIROYUKI
TANIGUCHI KOKI

(54) LIQUID CRYSTAL DISPLAY DEVICE AND METHOD FOR DRIVING LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To decrease the crosstalks dependent upon display patterns by correcting the increase or decrease amt. of the effective voltage value occurring in the change in the voltage waveform impressed by each of respective column electrodes when the data voltage waveform impressed on a liquid crystal panel is changed by display patterns.

SOLUTION: An orthogonal transformation circuit 4 receives the column vector S301 from an orthogonal matrix generator 3 and the display data S201 from a frame memory 2 and executes the orthogonal transformation computation of the display data S201 by using the column vector corresponding to the display data. A correction arithmetic circuit 5 receives the computation data S401 and calculates a correction quantity from the change quantity and change direction of the arithmetic data corresponding to the certain display data and the arithmetic data corresponding to another display data. A selector circuit 6 is inputted with the arithmetic data S401 from the orthogonal transformation circuit 4 and the correction data S502 from the correction arithmetic circuit 5 and changes over the data S601 to be outputted to a column driver group 8U for an upper screen according to a correction processing period.



LEGAL STATUS

[Date of request for examination]

21.07.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USP)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-52326

(43) 公開日 平成11年(1999) 2月26日

(51) Int.Cl.⁵

G 0 2 F 1/133

識別記号

5 0 5

F I

G 0 2 F 1/133

5 0 5

審査請求 未請求 請求項の数 6 O L (全 17 頁)

(21) 出願番号 特願平9-208150

(22) 出願日 平成9年(1997) 8月1日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 上野 諭

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72) 発明者 安西 教生

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72) 発明者 古川 浩之

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74) 代理人 弁理士 山本 秀策

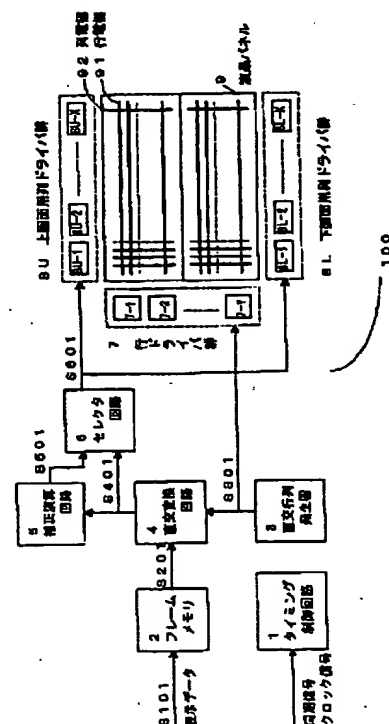
最終頁に続く

(54) 【発明の名称】 液晶表示装置および液晶表示装置の駆動方法

(57) 【要約】

【課題】 表示パターンに依存するクロストークを大幅に低減できる液晶表示装置およびその駆動方法を提供する。

【解決手段】 本発明の液晶表示装置は、3つ以上の電圧レベルを有する表示データ信号を生成する生成手段と、表示データ信号の実効電圧と所定信号の実効電圧との差に基づいて第1電圧を生成する補正手段と、第1電圧に基づいて補正電圧を該複数の列電極の1つに印加する印加手段とを備えている。



(2)

【特許請求の範囲】

【請求項 1】 走査信号が印加される複数の行電極と、該複数の行電極に交差するように配置され、表示データ信号が印加される複数の列電極と、該複数の行電極の 1 つと該複数の列電極の 1 つとの間に挟持され、該複数の行電極の 1 つと該複数の列電極の 1 つの交差部において、該複数の行電極の 1 つと該複数の列電極の 1 つの間に印加される実効電圧値に応答して表示を行う液晶層と、を有する液晶表示装置であって、3 つ以上の電圧レベルを有する表示データ信号を生成する生成手段と、該表示データ信号の実効電圧と所定信号の実効電圧との差に基づいて第 1 電圧を生成する補正手段と、該第 1 電圧に基づいて補正電圧を該複数の列電極の 1 つに印加する印加手段と、をさらに備えた液晶表示装置。

【請求項 2】 走査信号が印加される複数の行電極と、該複数の行電極に交差するように配置され、表示データ信号が印加される複数の列電極と、該複数の行電極の 1 つと該複数の列電極の 1 つとの間に挟持され、該複数の行電極の 1 つと該複数の列電極の 1 つとの交差部において、該複数の行電極の 1 つと該複数の列電極の 1 つの間に印加される実効電圧値に応答して表示を行う液晶層と、を有する液晶表示装置であって、該複数の列電極の 1 つに印加される電圧の波形の変化に起因して増減する実効電圧であって、該複数の列電極の 1 つに印加される電圧の実効電圧を補正するための補正電圧を生成する補正手段と、1 フレーム期間に、該表示データ信号の電圧と該補正電圧とを該複数の列電極の 1 つに印加する印加手段と、をさらに備えた液晶表示装置。

【請求項 3】 前記補正電圧を印加する第 1 補正処理期間に生ずる、前記第 1 電圧と前記補正電圧との差分を、該第 1 補正処理期間の次の第 2 補正処理期間に、補正電圧にオフセットして加減算するオフセット手段をさらに備えた請求項 1 に記載の液晶表示装置。

【請求項 4】 前記補正手段は、複数の異なる補正電圧計算手段と、前記補正処理期間毎に該複数の補正電圧計算手段の 1 つを選択する選択手段とを有する請求項 1 に記載の液晶表示装置。

【請求項 5】 前記補正電圧が複数の電圧レベルを有し、前記表示データ信号の電圧が該複数の電圧レベルを有する請求項 2 に記載の液晶表示装置。

【請求項 6】 前記印加手段は、所定の期間の間、前記補正電圧を前記複数の列電極の 1 つに印加する請求項 1 または 2 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置および液晶表示装置の駆動方法に関し、特に、パーソナルコ

ンピュータ、ワードプロセッサをはじめとする各種OA機器やマルチメディア情報端末、AV機器、更にゲーム機器などに用いられるマトリクス型の液晶表示装置において、表示品位低下の課題を解決し、均一な表示品位が得られる駆動回路および駆動方法に関する。

【0002】

【従来の技術】近年、高度情報化社会の到来によって、大量の情報を一度に表示可能なディスプレイの需要が急速に高まっている。従来このような用途には主にCRTが用いられていた。しかしながら、一般にCRTは大型で消費電力も大きく、据え置き型以外の用途には不向きである。これに対して液晶表示装置を代表とする平面ディスプレイの持つ薄型、軽量といった特徴が注目を集めている。

【0003】このような液晶表示装置は、その駆動方法によって、単純マトリクス型とアクティブマトリクス型に大別できる。以下に、代表的な単純マトリクス型液晶表示装置であるSTN液晶表示装置と、代表的なアクティブマトリクス型液晶表示装置であるTFT液晶表示装置について説明を行う。

【0004】TFT液晶表示装置は、マトリクス状に配列された行電極と列電極の各交点に位置する薄膜トランジスタからなるスイッチング素子を有しており、このスイッチング素子を制御して、各画素の液晶層に独立に電圧を印加して表示を行うようになっている。このようなTFT液晶表示装置では、通常、液晶をTNモードで動作させるため、高いコントラストと高速応答性の両立が可能になっている。

【0005】一方、STN液晶表示装置は、表面にマトリクス状に行電極と列電極が配置されたガラス基板で、液晶層を挟持した構造となっており、行電極と列電極との間に印加される駆動電圧の実効電圧値に応答して、その光学的状態を変化させることにより、表示を行うようになっている。

【0006】両者を比較すると、コスト面については、パネル構造や製造プロセスが簡単な分だけ、STN液晶表示装置がTFT液晶表示装置よりも優位なものとなっている。

【0007】その反面、表示性能面については、各画素にスイッチング素子を持たないSTN液晶表示装置が不利となり、特に表示容量が増大することによるコントラスト比の低下と、表示パターンに依存した表示ムラ、いわゆるクロストークが生じ、このために表示品位が低下する傾向にある。

【0008】また、光学応答面については、一般的に、STN液晶表示装置の光学的応答速度は約300msであり、TFT液晶表示装置の約50msに比べて、応答速度が遅く、動画表示には適さない。さらに、STN液晶表示装置においては、応答速度を速めるに従って、コ

(3)

ントラスト比が低下する傾向にある。

【0009】このように、両液晶表示装置にはそれぞれ長所と短所があるが、近年のマルチメディア化に伴い、比較的安価なSTN液晶表示装置に対しても、ビデオ画像やアミューズメント用画像などの動画表示が求められるようになり、高速応答化と高画質化の必要性が高まってきた。

【0010】まず、高速応答性をもつSTN液晶表示装置において、特にコントラストが低下することについて、その原因とこれを改善する技術の説明を行なう。

【0011】従来からSTN液晶表示装置に対しては、線順次駆動方式が採用されてきた。この駆動方式は、行電極群を1フレーム期間に渡って1本ずつ順次走査し、この際、各行電極に1フレーム期間内に1回だけ高い走査パルスを印加する。これに同期して、列電極には走査される行電極上の各画素の表示データに応じたデータ電圧を印加するものである。

【0012】従来の線順次駆動方式を適用した液晶表示装置では、主に静止画を中心とする画像の表示を対象としており、応答速度が比較的低速な液晶を使用していた。この際、液晶は印加される実効電圧値にตอบสนองし、実用的なコントラスト比が得られていた。ところが、動画表示を可能にするため、液晶粘度の低減化や液晶層の薄層化などにより、液晶の高速応答性を実現すると、この線順次駆動方式では、液晶は実効電圧値にตอบสนองせずに駆動波形自体にตอบสนองし、透過率がフレーム毎に振動する現象が顕著になる。この現象は、フレーム応答現象と呼ばれ、コントラスト比の著しい低下を招く原因となっている。

【0013】そこで、この問題点を改善するために、線順次駆動方式のように1フレーム期間内に1回だけ高い走査パルスを印加するのではなく、これを1フレームに複数回の低い走査パルスに分散し、フレーム応答現象を抑制し、コントラスト比の低下を防ぐ駆動方式が提案されている。このような駆動方式は、複数ライン同時選択駆動方式と呼ばれており、その特徴は、直交行列を用いて同時に複数の行電極を走査することにある。以下、その基本動作を簡単に説明する。

【0014】入力画像データに対し、一旦、直交行列を用いて直交変換演算を施し、演算データに基づくデータ電圧を列電極に印加する。これに同期して、行電極には前記直交行列の列ベクトルに基づく走査電圧を、同時に選択する行電極に一斉に印加する。このようにして、液晶パネル上で画像データの直交逆変換が行われ、入力画像を再生することができる。このとき、同時に選択する行電極の本数や走査順序などによって、具体的には以下の3つの駆動方式が提案されているが、その基本原理は上述の通りである。

【0015】第1の駆動方式は、1画面分の全行電極を同時に走査するアクティブアドレッシング方式である。

これは、T. J. Scheffer, et al., SI D '92, Digest, p. 228、特公平7-120147号公報などに開示されている。

【0016】第2の駆動方式は、1画面分の全行電極数より少ない複数本の行電極をグループ化し、このグループを順次走査するシーケンシアドレッシング方式である。この駆動方式は、第1の駆動方式に比べ、回路規模を小さくすることができる。これは、T. N. Ruckmongathan et al., Japan Display '92, Digest, p. 65、特開平5-46127号公報などに開示されている。

【0017】第3の駆動方式は、1画面を行方向に複数のブロックに分割し、各ブロックの全行電極数より少ない複数本の行電極をグループ化しこのグループを順次走査し、全ブロックを駆動する方式（特開平6-291848号公報）である。この駆動方式は、第2の駆動方式に比べ、さらにメモリ容量を縮小することが可能となり、より回路規模を小さくすることができる。

【0018】以上のように、高速応答性の単純マトリクス型液晶表示装置に対して、複数ライン同時選択駆動方式を採用することによって、フレーム応答現象を抑制し、コントラスト比の低下を改善することが可能となる。

【0019】次に、表示パターンに依存したクロストークについて、複数ライン同時選択駆動方式を用いた液晶表示装置を例示して以下に説明する。

【0020】図6は、従来の複数ライン同時選択駆動方式を用いた液晶表示装置100'を模式的に示している。図6に示されるように、液晶表示装置100'は、タイミング制御回路1'、フレームメモリ2'、直交行列発生器3、直交変換回路4、行ドライバ群7、上画面用列ドライバ群8U、下画面用列ドライバ群8L、および液晶パネル9を有している。液晶パネル9は、2×N本の行電極91と、行電極91に交差するように配置されたM本の列電極92とを有しており、これらの交差部がマトリクス状に配列されている。行電極91と列電極92との間には液晶層（図示せず）が挟持されており、各交差部が画素に対応する。各画素における液晶層は、行電極91と列電極92との間に印加される駆動電圧の実効電圧値にตอบสนองして、その光学的状態を変化させることにより、表示を行う。

【0021】ここで、単純マトリクス型液晶表示装置においては、行電極の本数Nが多くなるに従って、(1)式に示す動作マージンが小さくなり、コントラスト比が低下する傾向にある。

【0022】

【数1】

$$\frac{V_{ON}}{V_{OFF}} = \sqrt{\frac{\sqrt{N}+1}{\sqrt{N}-1}} \quad (1)$$

(4)

【0023】そのため、一般的に、大容量の表示を行なう際には、図6に示すように、上下2画面に分割され、それぞれ独立に駆動されるデュアルスキャン型の液晶パネルを使用する。以下の説明では、上画面を駆動する場合について説明するが、下画面についても、上画面と同様の処理を行う。

【0024】フレームメモリ2'には、表示データS101が入力される。ここで、表示データS101は、シングルスキャンで入力される通り、行毎にフレームメモリ2'に書き込まれる。液晶表示装置100'は複数ライン同時選択駆動方式を採用しているため、フレームメモリ2'に書き込まれた表示データは、1画面(上画面)分のN行×M列の表示データのうち、同時に選択されるL本の行電極91に対応するL行×M列の表示データS201が列毎に読み出され、直交変換回路4に出力される。このように、複数ライン同時選択駆動方式では、表示データが行方向に書き込まれ、列方向に読み出される。直交行列発生器3では、直交行列を生成し、フレームメモリ2'から読み出される表示データS201に対応させて、生成した直交行列の列ベクトルS301を直交変換回路4および行ドライバ群7に出力する。

【0025】直交変換回路4は、フレームメモリ2'から出力されるデータS201を受け、これに対応した直交行列の列ベクトルS301を用いて、直交変換演算を行い、その演算データS401を上画面用列ドライバ群8Uに出力する。

【0026】行ドライバ群7は、直交行列発生器3から出力される直交行列の列ベクトルS301に基づいて、液晶パネル9の行電極91にL本分の走査電圧を演算データS401に対応させて出力する。同様に、上画面用列ドライバ群8Uは、直交変換回路4から出力される演算データS401に基づいて、液晶パネル9の列電極92にデータ電圧を印加する。

【0027】図6に示すように、液晶パネル9は上下2画面に分割され、それぞれ独立に駆動されるデュアルスキャン型の液晶パネルであり、各画面にはN本の行電極が配置されている。行ドライバ群7は、行電極91の本数Nに応じて複数の行ドライバ7-1、7-2、・・・、7-Yを有しており、直交行列発生器3から出力される直交行列の列ベクトルS301に基づき、同時に選択されるL本分の走査電圧として行電極91に順次印加する。同様に、上画面用列ドライバ群8Uは、列電極92の本数Mに応じて複数の列ドライバ8U-1、8U-2、・・・、8U-Xを有しており、直交変換回路4から出力される演算データS401に基づくデータ電圧をM本の列電極92に一斉に印加する。これにより、液晶パネル9上では、表示データの直交逆変換が行われ、表示されることになる。

【0028】タイミング制御回路1'は、液晶表示装置100'のシステム全体のタイミングを制御するもので

ある。

【0029】以上のように構成される複数ライン同時選択駆動方式を採用した液晶表示装置100'において、同時に選択する行電極数を4本とした場合を例に挙げて、各駆動回路の説明を以下に行う。

【0030】図7Aおよび図7Bは、フレームメモリ2'の動作の制御を示すタイミングチャートであり、図7Aは書き込み動作を説明するための図であり、図7Bは読み出し動作を説明するための図である。なお、図7Aおよび図7Bにおいて、Vsync信号およびHsync信号は、それぞれ、表示データS101と共に入力される垂直同期信号および水平同期信号を示している。そして、Vsync信号の1周期を1垂直走査期間、Hsync信号の1周期を1水平走査期間と呼ぶ。

【0031】図7Aに示すように、2×N行分の表示データが入力される場合、表示データが有効な期間を示すEnable信号(データ有効時Hレベル)は、1垂直走査期間中の連続した2×N水平走査期間だけHレベルとなる。フレームメモリ2'には、Enable信号に基づき、シングルスキャンで入力されるとおり、表示データが書き込まれる。ここで、入力データの1からNまでが、上画面用表示データであり、N+1から2×Nまでが、下画面用表示データである。また、1垂直走査期間において、Enable信号が無効である水平走査期間を垂直帰線期間と呼び、通常、連続した複数の水平走査期間を設けている。

【0032】図7Bは、フレームメモリ2'からの上画面用表示データの読み出し動作を説明するものであるが、ここで使用している液晶パネル9は上下2画面分を同時に駆動するデュアルスキャン型であるため、読み出し動作を書き込み動作と同じクロック周波数で処理すると、シングルスキャンで入力される表示データは、1垂直走査期間中に2回読み出されることになる。以後、この1回分の表示データ読み込み期間を1フレーム期間と称することにする。そして、1フレーム期間毎に、フレームメモリ2'からは同時に選択する4行分の表示データがそれぞれ4回ずつ読み出され、直交変換回路4に出力される。この読み出し期間は1垂直期間内で2×N(=(N行/4行)×4回×2フレーム)水平走査期間必要である。図8は直交変換回路4の構成例を示している。図8のd0からd3はフレームメモリ2'から読み出される4行分の表示データS201であり、白黒2階調表示の場合、それぞれ、0あるいは1の1ビットで表される。f0からf3は直交行列発生器3から出力される直交行列の列ベクトルS301であり、同様に、それぞれ0あるいは1の1ビットで表される。そして、下記(2)式に示す直交変換演算が行われ、その演算値G(g0、g1、g2)が算出される。

【0033】

【数2】

(5)

$$G = \sum_{i=0}^3 d_i \cdot f_i \quad (2)$$

【0034】表1は、演算値Gと演算データS401および出力データ電圧との対応を示す表である。表1に示すように演算値Gは、0から4までの整数値をとるため、図8に示すようにg0からg2の3ビットの演算デ

ータS401として、上画面用列ドライバ群8Uに出力される。そして、液晶パネル9の列電極92には、上画面用列ドライバ群8Uを介して、演算データS401に対応するデータ電圧が印加される。

【0035】

【表1】

演算値	演算データ (上位←→下位)	出力データ電圧
0	000	-2V _c
1	001	-V _c
2	010	0
3	011	+V _c
4	100	+2V _c

【0036】図9は、上述のように駆動される複数ライン同時選択駆動方式を採用した液晶表示装置101'における液晶パネル9上で、表示パターンに依存するクロストークが発生する様子を説明するものである。

【0037】ここで、図9は、液晶パネル9の表示状態を示しており、白色で示される画素は点灯状態にあり、黒色で示される画素は非点灯状態にある。さらに、斜線部で示される画素は、本来、点灯状態であるところが、クロストークにより、透過率が低下している状態であることを示している。Y1は行電極群の任意の1本であり、行電極Y1と交差する2本の列電極をX1およびX2とし、行電極Y1と、列電極X1およびX2との交点の画素をそれぞれP1およびP2とする。なお、ここでは、説明の便宜上、画素P1およびP2における走査電圧波形の純りは同じであるものとする。

【0038】図10Aおよび図10Bは共に、図9における列電極X1およびX2に印加されるデータ電圧波形の一例を示している。ここで、図10Aは実際の電圧波形を示し、図10Bは理想状態の電圧波形を示している。ここで、理想とは、液晶の電極に印加したい電圧波形を意味する。なお、液晶は液晶容量をもち、液晶の電極は抵抗をもつため、図10Aに示すように実際に液晶の電極に印加される電圧波形は、液晶の電極に印加したい電圧波形と異なる。

【0039】図10Bに示す理想状態の電圧波形から明らかなように、共通の行電極Y1上の画素P1およびP2には、理想状態では等しい実効電圧がそれぞれ印加されており、液晶パネルの透過率に違いは生じないはずである。ところが、実際の液晶パネルにおいては、電極の抵抗成分や液晶層の容量成分などにより、図10Aのように鈍った波形が画素に印加されることになる。

【0040】このように、表示パターンの違いによって、各列電極毎に印加されるデータ電圧波形の純りに差が生じることになる。その結果、図9に示すように、同じ点灯状態を行なう場合でも、データ電圧波形の純りが

大きい列電極X1上の画素P1は、データ電圧波形の純りが小さい列電極X2上の画素P2に比べて、透過率が低下して暗くなるクロストークが生じる。この表示パターンに依存するクロストークは、表示品位を著しく低下させるため、単純マトリクス型液晶表示装置において解決すべき重要課題となっている。

【0041】そこで、この表示パターンに依存するクロストークを解消すべく、線順次駆動方式に対して以下の2つの技術が提案されている。

【0042】第1の技術は、一定水平走査期間毎に、データ電圧波形の反転する期間を設けることにより、表示パターンによる波形純りがない場合でも、データ電圧に波形純りを発生させて、ある程度波形純りを均一にする方式であり、特開平5-333315号公報、特開平4-276794号公報などに開示されている。

【0043】第2の技術は、データ電圧の極性が変化する回数に応じて、各列電極毎の波形純りに伴う実効電圧低下分に応じた補正電圧を印加する方法であり、特開平3-210525号公報、特願平7-98825号などに開示されている。

【0044】

【発明が解決しようとする課題】しかしながら、表示パターンに依存するクロストークを解消する上記技術は、以下のような問題点を有している。

【0045】まず、第1の技術、すなわち、一定水平走査期間毎に、データ電圧波形の反転する期間を設けることにより、表示パターンによる波形純りがない場合でも、データ電圧に波形純りを発生させて、ある程度波形純りを均一にする方式は、液晶パネル全体の透過率を下げることになり、コントラスト比を低下させる傾向にある。

【0046】さらに、液晶パネル全体に備わった列電極数の大部分を占める背景表示部分における列電極に印加されるデータ電圧波形が、すべての走査期間で同時に変化した、液晶層の容量を介して行電極側に大きな波形歪み

(6)

をもたらす。その結果、前述のクロストークとは異なった種類のクロストークが増加することになる。この種のクロストークは、列電極側の電位変動が大きいほど顕著になるため、線順次駆動方式よりもデータ電圧が高くなる複数ライン同時選択駆動方式にとっては不利である。

【0047】また、データ電圧波形の反転する周期毎に走査線が流れて見えるウェービング現象をも発生させることになる。線順次駆動方式では1本だけであった走査線が、複数ライン同時選択駆動方式では複数本の走査線となり、ウェービング現象がより目立つことになる。さらに、比較的応答速度の遅い液晶パネルでは、このウェービング現象は目立ちにくい、高速応答性の液晶パネルに対して、同じ周期でデータ電圧波形を反転させると、走査パルスに液晶が応答する傾向が強くなるため、ウェービング現象がより目立ってくる。これもまた、複数ライン同時選択駆動方式にとっては不利である。

【0048】次に、第2の技術、すなわち、データ電圧の極性が変化する回数に応じて、各列電極毎の波形純りに伴う実効電圧低下分に応じた補正電圧を印加する方法は、複数ライン同時選択駆動方式では、線順次駆動方式よりも取り得るデータ電圧値が増加することに問題がある。

【0049】線順次駆動方式では、データ電圧はオン表示とオフ表示の2値しかとらないため、データ電圧の極性が変化する回数を数えることが可能となり、計数結果は表示データに一对一に対応することになる。

【0050】ところが、複数ライン選択駆動方式ではデータ電圧の取り得る値は、多値（選択ライン数+1）であり、たとえば、4本の行電極を同時に駆動する場合、表1で示したように、5値必要であり、その中には、データ電圧が極性を持たない、すなわち、0になる場合も含まれるため、適用不可能である。

【0051】つまり、線順次駆動方式では、データ電圧は、走査信号の非選択レベルに対して+Vあるいは-Vの2値しかとらない。よって、+Vから-Vに変化しても、-Vから+Vに変化しても、1度の変化に対する波形純りの量、つまり必要な補正量は一定である。言い換えると、トータルで必要な補正量は波形の極性の変化の回数に比例する。これに対して、複数ライン（2ライン以上）選択駆動方式では、データ電圧の取り得る電圧レベルは3値以上（選択ライン数+1）となる。例えば4ライン選択であったとすると、データ電圧レベルは走査信号の非選択レベルに対して-2V、-V、0、+V、+2Vの5値となる。この場合、例えば-2Vから+Vに変化した場合と、-2Vから+2Vに変化した場合で、極性は同じように-から+に変化しているが、必要な補正量は異なる。また、+Vから+2Vに変化した場合は、極性は変化しないが、波形は変化しているので、その波形純りに応じた量の補正が必要である。（また、極性を持たない0から+や-に電圧が変化した場合、ま

た、+や-から極性を持たない0に電圧が変化した場合には、極性が変化したのか、あるいは極性が変化していないのか、という議論も必要になる。）この様に、複数ライン選択駆動方式では、データ電圧の極性の変化の回数に必ずしも必要な補正量が比例せず、変化の回数に応じた補正量を加えても適正な補正とはならない。

【0052】また、補正電圧を新たに設けて補正処理を行なうような方式では、線順次駆動方式の場合、データ電圧が2値であることから、たとえば、それぞれのデータ電圧に1つの補正電圧を新たに設けたとしても、全体で4値だけとなり、比較的簡単にできる。ところが、同様の処理を複数ライン同時選択駆動方式に行なう場合、データ電圧が多値であるため、新たに補正電圧を設けることは困難である。

【0053】以上のように、高速応答性の単純マトリクス型液晶表示装置に対して、複数ライン同時選択駆動方式を採用した場合、従来の線順次駆動方式で行なってきた技術を適用するのは極めて困難であり、クロストークを十分に解消することができない。

【0054】本発明は、このような従来技術の課題を解決すべくなされたものであり、複数ライン同時選択駆動方式を採用した場合に対しても、これまで各列電極毎に印加される電圧波形の変化によって生じていた、表示パターンに依存するクロストークを大幅に低減できる液晶表示装置およびその駆動方法を提供することを目的とする。

【0055】

【課題を解決するための手段】本発明の液晶表示装置は、走査信号が印加される複数の行電極と、前記複数の行電極に交差するように配置され、表示データ信号が印加される複数の列電極と、前記複数の行電極の1つと前記複数の列電極の1つとの間に挟持され、前記複数の行電極の1つと前記複数の列電極の1つの交差部において、前記複数の行電極の1つと前記複数の列電極の1つの間に印加される実効電圧値にตอบสนองして表示を行う液晶層と、を有する液晶表示装置であって、3つ以上の電圧レベルを有する表示データ信号を生成する生成手段と、前記表示データ信号の実効電圧と所定信号の実効電圧との差に基づいて第1電圧を生成する補正手段と、前記第1電圧に基づいて補正電圧を前記複数の列電極の1つに印加する印加手段とをさらに備え、そのことにより、上記目的を達成できる。

【0056】本発明の他の液晶表示装置は、走査信号が印加される複数の行電極と、前記複数の行電極に交差するように配置され、表示データ信号が印加される複数の列電極と、前記複数の行電極の1つと前記複数の列電極の1つとの間に挟持され、前記複数の行電極の1つと前記複数の列電極の1つとの交差部において、前記複数の行電極の1つと前記複数の列電極の1つの間に印加される実効電圧値にตอบสนองして表示を行う液晶層と、を有する

(7)

液晶表示装置であって、前記複数の列電極の1つに印加される電圧の波形の変化に起因して増減する実効電圧であって、前記複数の列電極の1つに印加される電圧の実効電圧を補正するための補正電圧を生成する補正手段と、1フレーム期間に、前記表示データ信号の電圧と前記補正電圧とを前記複数の列電極の1つに印加する印加手段とをさらに備え、そのことにより、上記目的を達成できる。

【0057】前記液晶表示装置または前記他の液晶表示装置は、前記補正電圧を印加する第1補正処理期間に生ずる、前記第1電圧と前記補正電圧との差分を、前記第1補正処理期間の次にある第2補正処理期間に、補正電圧にオフセットして加減算するオフセット手段をさらに備えてもよい。

【0058】前記補正手段は、複数の異なる補正電圧計算手段と、前記補正処理期間毎に前記複数の補正電圧計算手段の1つを選択する選択手段とを有してもよい。

【0059】前記補正電圧が複数の電圧レベルを有し、前記表示データ信号の電圧が前記複数の電圧レベルを有してもよい。

【0060】前記印加手段は、所定の期間の間、前記補正電圧を前記複数の列電極の1つに印加してもよい。

【0061】以下に、作用を示す。

【0062】本発明の液晶表示装置は、表示データ信号の実効電圧と所定信号の実効電圧との差に基づいて第1電圧を生成する補正手段と、第1電圧に基づいて補正電圧を複数の列電極の1つに印加する印加手段とを備えている。このため、列電極に、所定信号に近い信号を印加することができる。

【0063】本発明の他の液晶表示装置は、複数の列電極の1つに印加される電圧の波形の変化に起因して増減する実効電圧であって、複数の列電極の1つに印加される電圧の実効電圧を補正するための補正電圧を生成する補正手段と、1フレーム期間に、表示データ信号の電圧と補正電圧とを複数の列電極の1つに印加する印加手段とを備えている。このため、列電極の1つに印加される電圧の波形の変化に起因して増減する実効電圧を補正することができる。

【0064】前記液晶表示装置は、前記補正電圧を印加する第1補正処理期間に生ずる、前記第1電圧と前記補正電圧との差分を、前記第1補正処理期間の次にある第2補正処理期間に、補正電圧にオフセットして加減算するオフセット手段を備えている。このため、前記差分を補正することができる。

【0065】前記補正手段は、複数の異なる補正電圧計算手段を有している。選択手段は、補正処理期間毎に前記複数の補正電圧計算手段の1つを選択する。ここで、補正電圧計算手段は、フレーム毎に異なるルックアップテーブルを用いて補正電圧を求める。複数の補正電圧計算手段のそれぞれは、参照するルックアップテーブルが

異なる。

【0066】前記補正電圧が複数の電圧レベルを有し、前記表示電圧が前記複数の電圧レベルを有してもよい。このため、前記補正電圧と前記表示データ信号の電圧を同じ電源が生成することが可能である。

【0067】前記印加手段は、所定の期間の間、前記補正電圧を前記複数の列電極の1つに印加する。このことにより、表示データ信号の実効値が所定信号の実効値に近くなるように補正される。

【0068】

【発明の実施の形態】以下に、本発明の実施形態を具体的に説明する。

【0069】（実施形態1）図1は、本発明の実施形態1による複数ライン同時選択駆動方式を採用した液晶表示装置100を模式的に示している。図1の液晶表示装置100は、タイミング制御回路1、フレームメモリ2、直交行列発生器3、直交変換回路4、補正演算回路5、セクタ回路6、行ドライバ群7、上画面用列ドライバ群8U、下画面用列ドライバ群8L、および液晶パネル9を有している。

【0070】タイミング制御回路1は、液晶表示装置100のシステム全体のタイミングを制御する。タイミング制御回路1は、後述する補正処理を行なうために必要な補正処理期間を設定する。さらに、タイミング制御回路1は、フレームメモリ2およびセクタ回路6の制御を行う。

【0071】フレームメモリ2は、表示データを記憶する。フレームメモリ2の詳細な動作を以下に示す。フレームメモリ2に、表示データS101が入力される。表示データS101は、シングルスキャンによってフレームメモリ2に入力される。つまり、表示データS101は、行毎にフレームメモリ2に書き込まれる。本実施形態では、1画面（上画面）は、N行×M列の表示データからなっている。液晶表示装置100の駆動方式は、複数ライン同時選択駆動方式を採用しているため、L本の行電極91が同時に選択される。選択されたL本の行電極91に対応するL行×M列の表示データが読み出される。つまり、1画面（上画面）分のN行×M列の表示データのうち、L行×M列の表示データS201が列毎に読み出され、直交変換回路4に出力される。

【0072】直交行列発生器3は、ディメンションがL行×L列である直交行列を生成する。直交行列とは、正則行列（逆行列が存在する行列）のうち、任意のi行とj行が直交し（ $1 \leq i \leq L$ 、 $1 \leq j \leq L$ 、 $i \neq j$ ）、任意のi列とj列が直交する（ $1 \leq i \leq L$ 、 $1 \leq j \leq L$ 、 $i \neq j$ ）ものをいう。直交行列発生器3は、生成された直交行列の列方向の要素S301を、表示データS201が直交変換回路4に入力されるタイミングで、直交変換回路4及び行ドライバ群7に出力する。なお、生成された直交行列の列方向の要素の集合を列ベクトルS30

(8)

1と呼ぶ。列ベクトルS301は、フレームメモリ2から読み出される表示データS201と対応関係を有する。列ベクトルS301と表示データS201のディメンションは、それぞれLである。

【0073】直交変換回路4は、列ベクトルS301とフレームメモリ2から出力される表示データS201を受け取る。直交変換回路4は、表示データS201に対応した列ベクトルS301を用いて、表示データS201を直交変換する演算を行う。直交変換回路4は、表示データS201を直交変換した結果である演算データS401を補正演算回路5およびセクタ回路6に出力する。

【0074】補正演算回路5は、直交変換回路4から出力される演算データS401を受け取る。補正演算回路5は、ある表示データに対応する演算データと、他の表示データに対応する演算データとの変化量および変化する方向から、補正量を算出する。たとえば、ある表示データに対応する演算データと、そのある表示データから1水平走査期間前の表示データに対応する演算データとの変化量および変化する方向から、補正量が算出されてもよい。補正量は、補正データS501としてセクタ回路6に出力される。

【0075】セクタ回路6には、直交変換回路4から出力される演算データS401と、補正演算回路5から出力される補正データS501が入力される。ここで、前述の補正処理期間に応じて、上画面用列ドライバ群8Uに出力されるデータS601が切り換えられる。すなわち、補正処理期間中では、補正データS501が信号S601として対応する列ドライバに出力され、フレームメモリ2から表示データを読み出す期間中では、演算データS401が信号S601として対応する列ドライバに出力される。たとえば、補正データS501が1行Q列である場合、1列目の要素からQ列目の要素まで順番に列ドライバ群8に出力されてもよい。このような場合、補正データS501の各要素に応じた補正電圧が、その1水平走査期間の後、対応する列電極に加えられる。なお、補正電圧が列電極に加えられる間、全ての行ドライバは、非選択電圧を行電極に印加する。つまり、補正電圧が列電極に加えられる間、全ての行ドライバは、選択パルスを出力しない。なお、信号S601がタイミング制御回路1が生成するデータ転送クロックに同期して出力される。

【0076】行ドライバ群7は、直交行列発生器3から出力される直交行列の列ベクトルS301に基づいて、液晶パネル9の行電極91にL本分の走査電圧をデータ信号S601に対応させて出力する。同様に、上画面用列ドライバ群8Uは、セクタ回路6から出力されるデータ信号S601に基づいて、液晶パネル9の列電極92にデータ電圧を印加する。

【0077】なお、フレームメモリ2からの読み出し期

間において、1垂直走査期間中に読み出しを行わない期間を設け、この期間を利用して補正処理を行う。この期間を補正処理期間と称する。

【0078】図1に示すように、液晶パネル9は上下2画面に分割され、それぞれ独立に駆動されるデュアルスキャン型の液晶パネルであり、各画面にはN本の行電極が配置されている。行ドライバ群7は、行電極91の本数Nに応じて複数の行ドライバ7-1、7-2、・・・、7-Yを有しており、直交行列発生器3から出力される列ベクトルS301に基づき、同時に選択されるL本分の走査電圧として行電極91に順次印加する。同様に、上画面用列ドライバ群8Uは、列電極92の本数Mに応じて複数の列ドライバ8U-1、8U-2、・・・、8U-Xを有しており、セクタ回路6から出力されるデータ信号S601に基づくデータ電圧をM本の列電極92に一斉に印加する。これにより、液晶パネル9上では、表示データの逆変換が行われ、逆変換された表示データが表示されることになる。

【0079】液晶パネル9は、従来の液晶表示装置100'で使用されるものと同じものである。すなわち、液晶パネル9は、2×N本の行電極91と、行電極91に交差するように配置されたM本の列電極92とを有しており、これらの交差部がマトリクス状に配列されている。行電極91と列電極92との間には液晶層（図示せず）が挟持されており、各交差部が画素に対応する。各画素における液晶層は、行電極91と列電極92との間に印加される駆動電圧の実効電圧値にตอบสนองして、その光学的状態を変化させることにより、表示を行う。また、ここで使用する液晶パネル9は、上下2画面に分割され、それぞれ独立に駆動されるデュアルスキャン型の液晶パネルであり、以下の説明では、上画面を駆動する場合について説明するが、下画面についても、上画面と同様の処理を行う。

【0080】液晶表示装置100は、従来の液晶表示装置100'に対して、補正演算回路5およびセクタ回路6を追加し、補正処理を行うため、タイミング制御回路1'の変更を行なったものである。

【0081】以上のように構成される複数ライン同時選択駆動方式を採用した液晶表示装置100において、同時に選択する行電極数を4本とした場合を例に挙げて、各駆動回路の説明を以下に行う。

【0082】図2Aおよび図2Bは、フレームメモリ2の動作の制御を示すタイミングチャートであり、図2Aは書き込み動作を説明するための図であり、図2Bは読み出し動作を説明するための図である。なお、図2Aおよび図2Bに示されるVsync信号およびHsync信号は、表示データS101と共に入力される垂直同期信号および水平同期信号をそれぞれ示している。また、Vsync信号の1周期を1垂直走査期間と呼び、Hsync信号の1周期を1水平走査期間と呼ぶ。

(9)

【0083】図2Aに示すように、 $2 \times N$ 行分の表示データが入力される場合、表示データが有効な期間を示す Enable 信号（データ有効時 H レベル）は、1 垂直走査期間中の連続した $2 \times N$ 水平走査期間だけ H レベルとなる。

【0084】一方、Hsync 信号の数は、CRT の垂直帰線期間を考慮して、通常表示行数の 5～10% 程度多めに設定される。従来の装置と同様に、フレームメモリ 2 には、Enable 信号に応じて、表示データが書き込まれる。表示データは、シングルスキャンされたデータである。入力データの 1 から N までが、上画面用表示データであり、入力データの N+1 から $2 \times N$ までが、下画面用表示データである。

【0085】図2Bは、フレームメモリ 2 からの上画面用表示データの読み出し動作を説明するものである。ここで使用している液晶パネル 9 は上下 2 画面分を同時に駆動するデュアルスキャン型であるため、読み出し動作を書き込み動作と同じクロック周波数で処理すると、シングルスキャンで入力される表示データは、1 垂直走査期間中に 2 回読み出されることになる。以後、この 1 回分の表示データ読み込み期間を 1 フレーム期間と称することにする。そして、1 フレーム期間毎に、フレームメモリ 2 からは同時に選択する 4 行分の表示データがそれぞれ 4 回ずつ読み出され、直交変換回路 4 に出力される。この読み出し期間は 1 垂直走査期間内で $2 \times N$ （=（N 行 / 4 行）× 4 回 × 2 フレーム）水平走査期間さえ確保できればよく、必ずしも連続性を持たせる必要はない。

【0086】そこで、書き込み時には連続して設定されていた垂直帰線期間を、読み出し時には、一定の水平走査期間毎に 1～2 水平走査期間ずつ補正処理期間を挿入することにより、上記垂直帰線期間をほぼ均等に分散させることができる。この補正処理期間から補正処理期間までの各水平走査期間毎の補正量を加算し、補正処理期間毎に補正量に応じた電圧を印加する。この補正処理期間毎に印加する実効電圧値（Vh）は、各水平走査期間毎の補正量（Vi）の 2 乗和平均であり、補正処理期間から補正処理期間までの時間（Th）を用いて、下記（3）式で算出できる。

【0087】

【数 3】

$$V_h = \sqrt{\frac{\sum V_i^2}{T_h}} \quad (3)$$

$$V_i = \sqrt{\frac{1}{T} \left[\int_0^T (V_b - V_a)^2 dt - \int_0^T (V_b - V_a)^2 (1 - e^{-\frac{t}{\tau}})^2 dt \right]} \quad (5)$$

【0088】なお、図2Bに示すように、1 フレーム期間に、複数の補正処理期間が設けられる。たとえば、1 フレーム期間に、8 回の補正処理期間が設けられてもよい。1 フレーム期間における、トータルの補正処理期間が小さくなると、表示データの鈍りを補正する効果が小さくなる。逆に、1 フレーム期間における、トータルの補正処理期間が大きくなると、表示データのコントラストが悪くなる。1 フレーム期間における補正処理期間の長さおよびその回数は、表示データの鈍りの補正と表示データのコントラストとの相対関係を考慮し求められる。

【0089】図3は補正演算回路 5 の構成を示しており、この部分で前記（3）式で示される補正電圧を算出する。図3に示すように、補正演算回路 5 は、ラインメモリ A 51、ルックアップテーブル（LUT）52、加算器 53、ラインメモリ B 54 および比較器 55 を備えている。

【0090】ラインメモリ A 51 と LUT 52 では、相前後する 1 水平走査期間の演算データの変化に応じた補正量の 2 乗値（Vi2）を出力する。まず、直交変換回路 4 から出力される演算データ S401 は、ラインメモリ A 51 に入力され、1 水平走査期間保持される。LUT 52 には順次入力される演算データ S401 とラインメモリ A に保持されている 1 水平走査期間前の演算データ S510 が入力され、あらかじめ設けておいた実効電圧値の損得表に基づく補正量の 2 乗値 S520 を加算器 53 に出力する。

【0091】図4は、実際に印加されるデータ電圧波形を示す図であり、初期電位 Va から 1 水平走査期間後に電位 Vb に変化する様子を表している。ここで、斜線部は波形鈍りを考慮した実際の電圧波形と理想状態の電圧波形とで生じる実効電圧値の差を示している。

【0092】このとき、波形鈍りを考慮した電圧波形は下記（4）式で記述できる。

【0093】

【数 4】

$$V(t) = (V_b - V_a) (1 - e^{-\frac{t}{\tau}}) \quad (4)$$

【0094】ゆえに、斜線部で示される実効電圧値は下記（5）式で算出できる。

【0095】

【数 5】

【0096】ここで、 τ は時定数であり、電極の抵抗成

分と液晶層の容量成分などによって定まる値である。ま

(10)

た、 t は電位が V_a から変化し始めるタイミングを0としたときの時間である。

【0097】表2は、上記(5)式によって求めた実効電圧値の損得表であり、4本の行電極を同時選択駆動した場合に取り得るすべての状態を示している。ここで、表中の+値は理想状態と比べて実効電圧値が減少するため、その値を加算することを意味し、逆に、-値は理想状態と比べて実効電圧値が増加するため、その値を減算

することを意味している。

【0098】表2より、相前後する1水平走査期間の演算データの変化に応じた補正量は、それぞれ比例関係を保っており、下記表2の各要素が下記に示す K に比例している。 T が定数であるとする、下記表2の各要素は $\sqrt{\tau}$ に比例する。

【0099】

【表2】

		現在のデータ電圧				
		$-2V_c$	$-V_c$	0	$+V_c$	$+2V_c$
1水平走査 期間前の データ電圧	$-2V_c$	0	$-\sqrt{3}KV_c$	$-2KV_c$	$\sqrt{3}KV_c$	$4KV_c$
	$-V_c$	$\sqrt{7}KV_c$	0	$-KV_c$	$2KV_c$	$\sqrt{15}KV_c$
	0	$2\sqrt{3}KV_c$	$\sqrt{3}KV_c$	0	$\sqrt{3}KV_c$	$2\sqrt{3}KV_c$
	$+V_c$	$\sqrt{15}KV_c$	$2KV_c$	$-KV_c$	0	$\sqrt{7}KV_c$
	$+2V_c$	$4KV_c$	$\sqrt{3}KV_c$	$-2KV_c$	$-\sqrt{3}KV_c$	0

【0100】ここで、表中において、 $K = \sqrt{\tau / (2T)}$ である。また、 T は電位変化後のデータ保持期間で、本実施形態の場合1水平走査期間である。

【0101】LUT52は、表2に基づく補正量の2乗

値を出力するように、ROMあるいはロジック回路で構成されており、その真理値表の一例を表3に示す。

【0102】

【表3】

		現在の演算データ (S401)				
		000	001	010	011	100
1水平走査 期間前の 演算データ (S410)	000	0	-5	-4	3	16
	001	7	0	-1	4	15
	010	12	3	0	3	12
	011	15	4	-1	0	7
	111	16	3	-4	-5	0

【0103】表2と同様に、表3中の+値は理想状態と比べて実効電圧値が減少するため、その値を加算することを意味し、逆に、-値は理想状態と比べて実効電圧値が増加するため、その値を減算することを意味している。また、0は実効電圧値の増減がないことを意味する。

【0104】加算器53とラインメモリB54では、LUT52から出力される1水平走査期間毎の補正量の2乗値を、補正処理期間から補正処理期間までの一定期間分加算あるいは減算し、その結果を保持する。そして、補正処理期間毎に、そのときの補正量の2乗値の合計値S530、すなわち、そのときラインメモリB54に保持されている値を比較器55に出力する。

【0105】比較器55は、入力される補正量の2乗値の合計値S530を、最終的に出力されるデータ電圧の数に応じて、数段階に場合分けを行う。たとえば、4本の行電極を同時選択駆動する場合には、①補正電圧を印加しない、② $\pm V_c$ を印加する、③ $\pm 2V_c$ を印加するというように3段階に場合分けを行う。

【0106】表4に、場合分けの一例を示す。ここで、補正量の2乗値の合計値S530の開平計算を行う必要

があるが、ロジック回路では開平計算を行わず、3段階に場合分けするしきい値を $12:2^2$ とすることで相当の処理を行うようにしている。また、このとき、直流成分が液晶パネルにかからないように適当に補正電圧の極性が反転される。

【0107】本実施形態では、4ライン選択駆動方式が用いられている。このため、データ電圧は、走査信号の非選電圧レベルに対して $-2V$ 、 $-V$ 、 0 、 $+V$ 、 $+2V$ の5値を取り得る。補正電圧もこれらのレベルを用いる。 $+側$ でも $-側$ でもどちらに補正電圧を加えても、補正電圧の絶対値が等しければ、補正電圧の実効値は等しくなる。このため、補正の種類は、 0 、 $\pm V$ 、 $\pm 2V$ の3段階となる。

【0108】データ電圧波形の変化に応じてメモリに貯えられていく補正量のデータは、必要な実効値の2乗なので(実効値の増減分そのものを単純に加えていくと適正な補正量とならない)、実際の補正電圧レベルは、補正量データを開平計算して求める必要がある。

【0109】しかし、補正電圧 $\pm V$ に対応する補正量データを S とすれば、開平計算して求めた補正電圧レベルの絶対値が $0 \sim V$ となるとときには補正量データは $0 \sim S$

(11)

となり、補正電圧レベルが $V \sim 2V$ となるときには補正量データは $S \sim 4S$ となり、補正電圧レベルが $2V \sim$ となるときには補正量データは $4S \sim$ となる。つまり、 S と $4S$ をしきい値として使い、補正量データが $0 \sim S$ のとき補正電圧レベルが 0 であり、 $S \sim 4S$ のとき補正電圧レベルが V であり、 $4S \sim$ のとき補正電圧レベルが 2

V であるというように対応させれば、補正量データをわざわざ開平計算して補正電圧レベルを求めなくても、補正量データそのものを補正電圧レベルの判定基準として使うことができる。

【0110】

【表4】

補正量の2乗値 の合計値 (S430)		補正データ (S501)	
		－極性	＋極性
	$0 \sim S - 1$	010	010
	$S \sim 4 \times S - 1$	001	011
	$4 \times S \sim$	000	100

【0111】この場合分けを行なった後、ラインメモリB54には、場合分けを行う前の値から場合分けに用いたしきい値(S あるいは $4 \times S$)を差し引いた値をセットして、以後、同様に補正処理を繰り返す。

【0112】このように、1回の補正処理期間では3段階の補正しかできず、誤差分として残る補正量が生じるが、その値を次の補正処理期間に繰り越して演算することで、総補正量の精度を向上させることができる。

【0113】セレクト回路6には、直交変換回路4から出力される演算データS401と、補正演算回路5から出力される補正データS501が入力される。ここで、補正処理期間に応じて、列ドライバ群8に出力されるデータS601が切り換えられる。

【0114】図5は、本実施形態によるデータ電圧波形の一例を示すものであり、図10Aに示す実際のデータ電圧波形に、補正電圧を印加した様子を説明する図である。

【0115】上述したように、図10Aは、図9上の列電極X1およびX2の実際の印加波形を示しており、表示パターンの違いによって、各列電極毎に印加されるデータ電圧波形の鈍りに差が生じている。その結果、図9に示すように、同じ点灯状態を行なう場合でも、データ電圧波形の鈍りが大きい列電極X1上の画素P1は、データ電圧波形の鈍りが小さい列電極X2上の画素P2に比べて、透過率が低下して暗くなるクロストークが生じる傾向が強い。

【0116】一方、図5は、図9に示すような列電極X1およびX2に印加される実際の印加波形を示している。図5では、一定水平走査期間毎に補正処理期間が設定されており、この補正処理期間内に、補正電圧が印加される。このとき、データ電圧波形の鈍りが大きい列電極X1に対しては、補正電圧の量を多くし、データ電圧波形の鈍りが小さい列電極X2に対しては、補正電圧の量を少なくしている。これにより、各列電極に印加される実効電圧値をほぼ等しくすることができる。

【0117】従って、本実施形態では、図9に示すようなデータ電圧波形の鈍りの差によるクロストークを解消することができる。なお、液晶パネルの電極の抵抗成分

や液晶層の容量成分に比例する補正量の絶対量を、補正電圧印加期間の幅を調整することで、より精度よく合わせることができる。

【0118】また、本実施形態では、1フレーム内に補正処理期間が複数回設けられている。このため、1フレーム内に補正処理期間を1回設ける場合に比べて、補正処理期間と補正処理期間との間の期間が短くなり、1度の補正処理期間に行う補正の量も少なくなる。よって、メモリに保持しておかなければならない補正量のデータのビット数を少なくすることができる。このため、本実施形態では、回路規模を小さくすることができ、コスト削減につながる。なお、1フレーム内に補正処理期間を1回設ける場合、1度の補正処理期間に行う補正の量が多くなり、メモリに保持しておかなければならない補正量のデータのビット数が多くなる。このため、メモリのコストが割高になる。

【0119】また、1フレーム内に補正処理期間が複数存在する場合、複数回データを補正することができ、このため補正の精度を上げることができる。逆に、1フレーム内に補正処理期間が1回存在する場合、補正の精度を上げることが難しい。

【0120】以上のように構成される液晶表示装置100において、上下各画面の行電極数 N が300本、列電極数 M が2400本($=800 \text{本} \times \text{RGB}$)、しきい値電圧 $2.3V$ 、および応答速度($\tau_r + \tau_d$) 150ms であるカラー液晶パネルを用いて実験を行った。なお、同時選択駆動する行電極を4本とし、38水平走査期間毎に1水平走査期間の補正処理期間を設け、補正処理期間の約 $1/3$ を実際の補正電圧印加期間とした。その結果、これまで列電極毎の波形鈍りの差によって生じていた、表示パターンに依存するクロストークを大幅に低減することができた。さらに、液晶パネルの特性に応じて、補正処理期間の周期、LUTの値、補正電圧を場合分けするしきい値、補正電圧の印加期間などを最適化することにより、補正精度をより高いものにすることができた。

【0121】(実施形態2) 実施形態2では、実施形態1に比べてさらに回路規模を縮小して、同等の効果が得

(12)

られる構成について説明する。

【0123】

【0122】以下の表5から表8はいずれも補正演算回路5におけるLUT52である。

【表5】

1フレーム目		現在の演算データ (S401)				
		000	001	010	011	100
1 水平走査 期間前の 演算データ (S410)	000	0	-2	-1	1	4
	001	2	0	0	1	4
	010	3	1	0	1	3
	011	4	1	0	0	2
	111	4	1	-1	-2	0

【0124】

【表6】

2フレーム目		現在の演算データ (S401)				
		000	001	010	011	100
1 水平走査 期間前の 演算データ (S410)	000	0	-1	-1	0	4
	001	1	0	0	1	4
	010	3	1	0	1	3
	011	4	1	0	0	1
	111	4	0	-1	-1	0

【0125】

【表7】

3フレーム目		現在の演算データ (S401)				
		000	001	010	011	100
1 水平走査 期間前の 演算データ (S410)	000	0	-1	-1	1	4
	001	2	0	0	1	3
	010	3	0	0	0	3
	011	3	1	0	0	2
	111	4	1	-1	-1	0

【0126】

【表8】

4フレーム目		現在の演算データ (S401)				
		000	001	010	011	100
1 水平走査 期間前の 演算データ (S410)	000	0	-1	-1	1	4
	001	2	0	-1	1	4
	010	3	1	0	1	3
	011	4	1	-1	0	2
	111	4	1	-1	-1	0

【0127】ここで、表5から表8の4つのLUTは、実施形態1の表3に示したLUTを4フレームに分散したものであり、各行列要素の4フレーム分の合計値は表3の各行列要素の値としている。このように、フレーム毎に参照するLUTを切り換えることにより、補正演算回路5におけるLUT52のビット数を2ビット分削減することができ、さらに、それ以降の加算器53、ラインメモリB54、比較器55での処理も同様に2ビット分削減することができる。

【0128】よってこれらの部分の回路規模が縮小でき、コストを削減することができる。また、LUTを数

フレームに分ける仕方は数多くあり、その中の一例として、表5から表8は我々が実験を行った中では最善のものを表している。実施形態2においても、実施形態1と同様の効果が得られる。

【0129】本発明の液晶表示装置の一例を、実施形態1および実施形態2を用いて上述したが、本発明の構成は、これらの実施形態に限定されるものではなく、たとえば、補正演算回路内部に2系統のラインメモリを追加したが、フレームメモリを共用して、同様の処理を行う構成としても構わない。

【0130】さらに、本発明は、フレーム間引きによる

(13)

階調表示を含む2階調表示のみ可能な液晶表示装置のみでなく、パルス幅変調あるいは振幅変調などのあらゆる階調処理の場合であってもデータ電圧波形の変化に起因するクロストークに対しては有効に適用可能である。

【0131】なお、データ電圧波形の変化に起因するクロストークとして、波形鈍りによって生じるものと、行電極側への誘導歪みによって生じるものがある。本実施形態では、前者を例に挙げて説明したが、後者に対しても同様に適用でき、両者が複合するような場合にも適用可能である。

【0132】また、ここでは、複数ライン同時選択駆動方式を採用した液晶表示装置に対して、本発明を適用したが、従来の線順次駆動方式を採用した液晶表示装置に対しても有効に適用可能である。

【0133】
【発明の効果】以上のように、本発明においては、液晶パネルに印加されるデータ電圧波形が、表示パターンにより変化する場合に、各列電極毎に印加される電圧波形の変化に起因する実効電圧値の増減量を補正する手段を備えているので、表示品位を著しく損なうクロストークを大幅に低減できる液晶表示装置を実現することができる。また、本発明においては、補正処理後のデータ電圧波形が本来の理想的な電圧波形と実効値が等しくなる様に補正を行うので、従来のクロストーク低減方式に比べて、コントラスト比の向上を図れる。

【図面の簡単な説明】

【図1】本発明における液晶表示装置の一例を示す図である。

【図2A】フレームメモリに表示データを書き込むタイミングを示す図である。

【図2B】表示データをフレームメモリから読み出すタイミングを示す図である。

【図3】本発明における補正演算回路の一例を示す図である。

【図4】データ電圧の波形鈍り示す図である。

【図5】データ電圧波形の一例を示す図である。

【図6】従来の液晶表示装置を示す図である。

【図7A】フレームメモリに表示データを書き込むタイミングを示す図である。

【図7B】表示データをフレームメモリから読み出すタイミングを示す図である。

【図8】直交演算回路を示す図である。

【図9】データ電圧の波形鈍りに起因するクロストークが発生する表示パターンを示す図である。

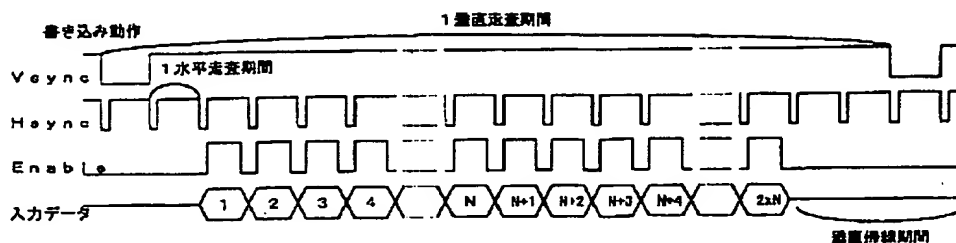
【図10A】実際のデータ電圧波形の一例を示した図である。

【図10B】理想状態のデータ電圧波形の一例を示した図である。

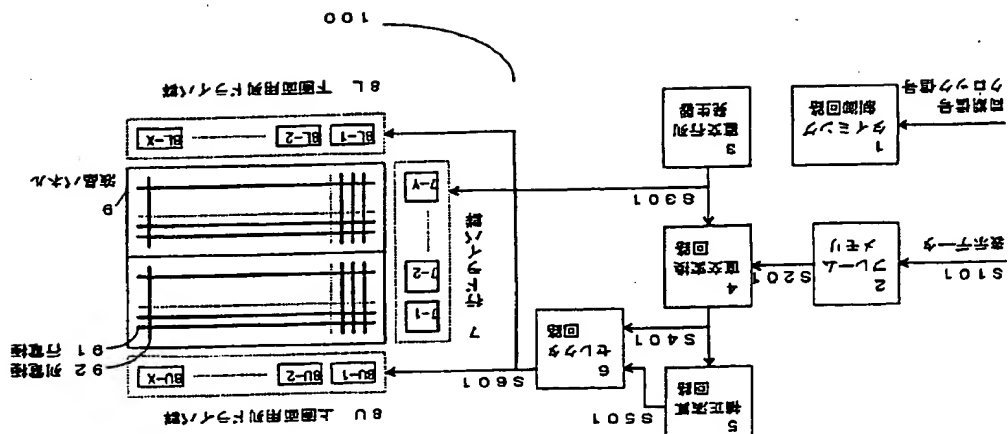
【符号の説明】

- | | |
|-------------------|------------|
| 1 | タイミング制御回路 |
| 1' | タイミング制御回路 |
| 2 | フレームメモリ |
| 2' | フレームメモリ |
| 3 | 直交行列発生器 |
| 4 | 直交変換回路 |
| 5 | 補正演算回路 |
| 5 1 | ラインメモリA |
| 5 2 | LUT |
| 5 3 | 加算器 |
| 5 4 | ラインメモリB |
| 5 5 | 比較器 |
| 6 | セレクト回路 |
| 7 | 行ドライバ群 |
| 8 U | 上画面用列ドライバ群 |
| 8 U-1、8 U-2、8 U-X | 上画面用列ドライバ |
| 8 L | 下画面用列ドライバ群 |
| 8 L-1、8 L-2、8 L-X | 下画面用列ドライバ |
| 9 | 液晶パネル |
| 9 1 | 行電極 |
| 9 2 | 列電極 |
| 100 | 液晶表示装置 |
| 100' | 液晶表示装置 |

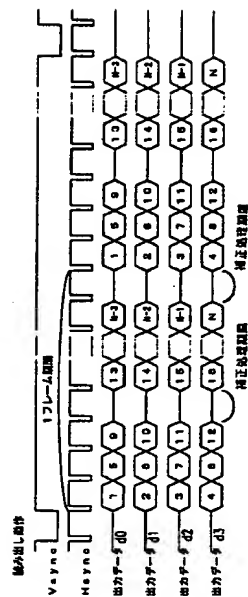
【図2A】



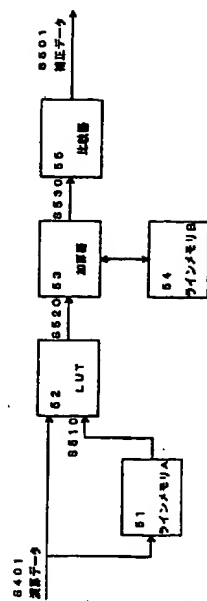
【図1】



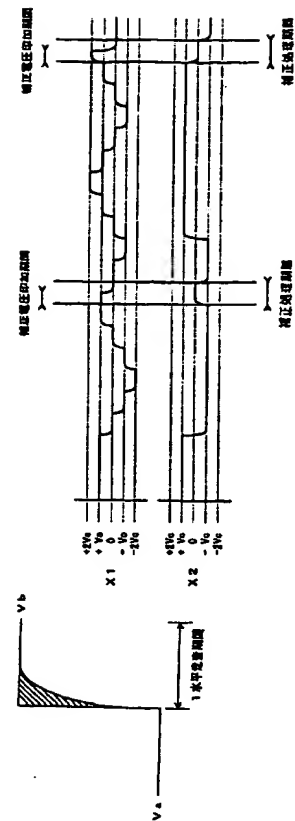
【圖2B】



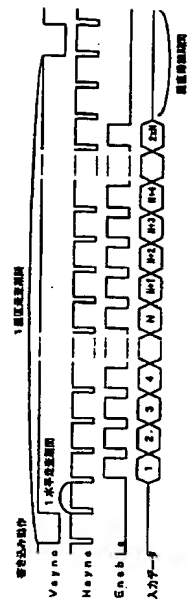
【图3】



【图4】

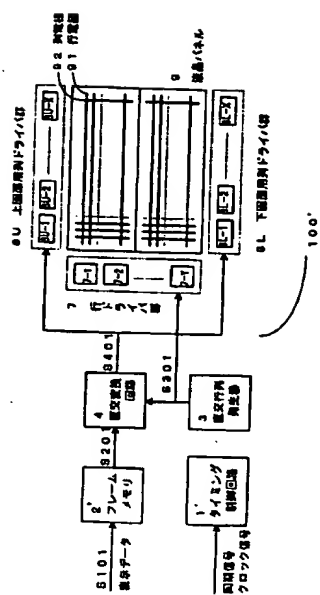


【图 7 A】.

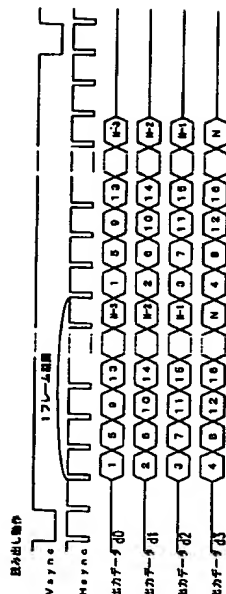


(16)

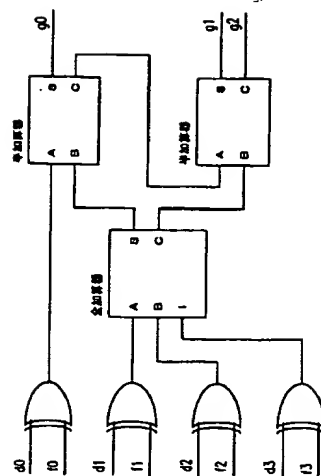
【例6】



【图7B】

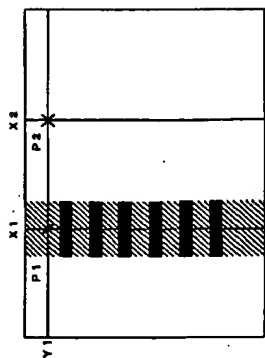


【88】

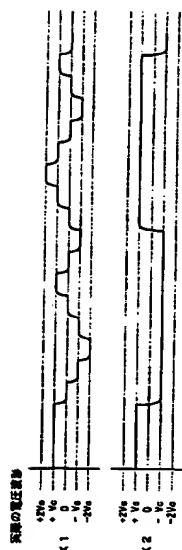


(17)

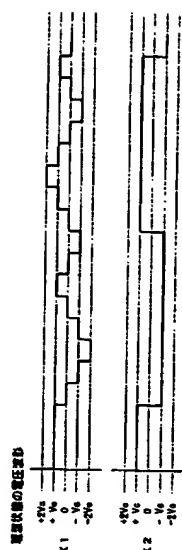
【69】



【E10A】



【10B】



フロントページの続き

(72)発明者 谷口 弘毅
大阪府大阪市阿倍野区長池町22番22号
ヤープ株式会社内

THIS PAGE BLANK (USPTO)